



DEUTSCHES  
PATENTAMT

12 Offenlegungsschrift  
11 DE 3443041 A1

21 Aktenzeichen: P 34 43 041.5  
22 Anmeldetag: 26. 11. 84  
43 Offenlegungstag: 28. 5. 86

51 Int. Cl. 4:  
H04N 7/13  
H 04 N 11/04  
H 04 N 11/08  
H 04 N 5/21

Behördeneigentlich

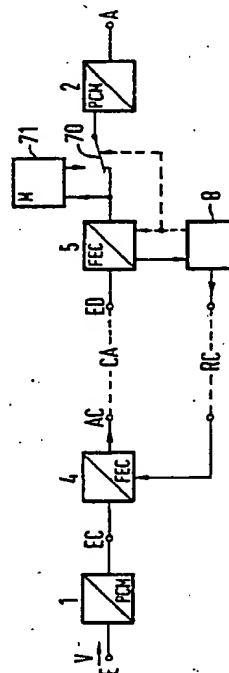
DE 3443041 A1

71 Anmelder:  
Siemens AG, 1000 Berlin und 8000 München, DE

72 Erfinder:  
Strehl, Herbert, Dipl.-Ing., 8000 München, DE

54 Verfahren zur Verbesserung der Übertragungsqualität von PCM-codierten Bildsignalen

Bei einem gestörten Übertragungskanal wird die Anzahl der Informationsbits je PCM-Wort verringert und die so gewonnene Übertragungskapazität zur Übertragung von Prüfbits eines fehlerkorrigierenden Codes verwendet. Die Umschaltung auf Fehlersicherungsbetrieb erfolgt automatisch über einen Rückkanal aufgrund von Fehlerratenmessung auf der Empfangsseite.



Patentansprüche

- 1) Verfahren zur Verbesserung der Übertragungsqualität von  
5 Bildsignalen, deren Abtastwerte als PCM-Wörter codiert  
über einen Videokanal übertragen werden, d a d u r c h  
g e k e n n z e i c h n e t , daß bei einer gestörten  
Übertragung die Anzahl der Informationsbits (I1-I8) der  
PCM-Wörter reduziert wird,  
10 daß mindestens die höchstwertigen Informationsbits (I1-I4)  
durch Prüfbits (P) eines fehlerkorrigierenden Codes ge-  
sichert werden, die anstelle von niederwertigen Informa-  
tionsbits (I8,...) übertragen werden,  
und daß bei ungestörter Übertragung alle Informationsbits  
15 (I1-I8) der PCM-Wörter zur Codierung der Abtastwerte ver-  
wendet werden.
2. Verfahren nach Anspruch 1, d a d u r c h g e -  
k e n n z e i c h n e t , daß bei einer stärker gestör-  
20 ten Übertragung empfangsseitig ein Fehlerverdeckungsver-  
fahren zur Reduzierung der sichtbaren Störungen angewen-  
det wird.
3. Verfahren nach Anspruch 1 oder Anspruch 2, d a -  
25 d u r c h g e k e n n z e i c h n e t , daß nur die  
höchstwertigen Bits (I1-I4) der PCM-Wörter durch einen  
fehlerkorrigierenden Blockcode gesichert werden.
4. Verfahren nach Anspruch 3, d a d u r c h g e -  
30 k e n n z e i c h n e t , daß die PCM-Wörter jeweils  
8 Bits umfassen, daß jeweils die vier höchstwertigen  
Informationsbits (I1-I4) durch einen fehlerkorrigierenden  
Blockcode gesichert werden und daß anstelle des achten  
Informationsbits (I8) ein Prüfbit (P) übertragen wird.  
35
5. Verfahren nach einem der vorhergehenden Ansprüche,

- 5 Ansprüche, d a d u r c h g e k e n n z e i c h n e t ,  
daß bei einer beidseitig gerichteten Übertragung eine  
automatische Umschaltung zwischen fehlerkorrigierenden  
und ungesicherten Betrieb über einen Rückkanal (RC) in  
Abhängigkeit von der ermittelten Übertragungsfehlerrate  
erfolgt.
- 10 6. Verfahren nach einem der Ansprüche 1 bis 4, d a -  
d u r c h g e k e n n z e i c h n e t , daß bei einer  
verteilenden Übertragung eine automatische Umschaltung  
zwischen fehlerkorrigierendem und ungesichertem Betrieb  
aufgrund der empfangsseitig ermittelten Übertragungsfeh-  
lerraten von einer zentralen Überwachungsstelle erfolgt.
- 15 7. Verfahren nach Anspruch 5 oder Anspruch 6, d a -  
d u r c h g e k e n n z e i c h n e t , daß die  
PCM-Wörter der Randzeichen eines Bildes oder/und Abtast-  
werte während der Austastlücken gesichert übertragen wer-  
den und daß empfangsseitig durch Überprüfen der Coderegel  
20 die Übertragungsfehlerrate ermittelt wird.
- 25 8. Verfahren nach einem der vorhergehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t , daß  
jeweils ein PCM-Wort parallel verarbeitet wird.
- 30 9. Anordnung zur Durchführung des Verfahrens nach einem  
der vorhergehenden Ansprüche, d a d u r c h g e -  
k e n n z e i c h n e t , daß sendeseitig für jedes  
zu sichernde Informationsbit (I1-I4) ein FEC-Codierer  
(141-144) vorgesehen ist,  
daß die Prüfbitausgänge der FEC-Codierer (141-144) an  
Zwischenspeicher (145-148) angeschlossen sind, deren  
Ausgänge über einen Multiplexer (54) zusammengefaßt  
sind,  
35 daß entsprechend der Anzahl der restlichen Informations-  
bits (I5-I8) Laufzeitglieder (55-58) vorgesehen sind,

die die Laufzeit der FEC-Coder (141-145) aufweisen,  
daß eine Umschaltvorrichtung (30) vorgesehen ist,  
über die wahlweise die Prüfbits (P) über den Multi-  
plexer (54) oder die entsprechenden niederwertigsten  
5 Informationsbits (I8,...) einem Eingang eines Daten-  
multiplexers (59) zugeführt werden, an dessen übrigen  
Eingängen die Datenausgänge der FEC-Coder (141-144)  
10 und die Ausgänge der Laufzeitglieder (55-58) ange-  
schlossen sind.

10. Anordnung nach Anspruch 9, d a d u r c h g e -  
k e n n z e i c h n e t , daß ein PCM-Coder vorge-  
15 sehen ist, der an seinen Ausgängen Luminanz- und Chromi-  
nanzsignale (Y,U,V) in paralleler Form im Zeitmultiplex-  
verfahren abgibt,  
und daß die Ausgänge des PCM-Coders (1) mit entsprechen-  
den Eingängen der FEC-Coder (141-145) und der Laufzeit-  
20 glieder (55-58) verbunden sind.

Siemens Aktiengesellschaft - 4.  
Berlin und München

Unser Zeichen:  
84 P 1946 DE

Verfahren zur Verbesserung der Übertragungsqualität von  
5 PCM-codierten Bildsignalen

Die Erfindung betrifft ein Verfahren zur Verbesserung der Übertragungsqualität nach dem Oberbegriff des Patentanspruchs 1.

10

Bei der Übertragung von digitalisierten Bildsignalen über kurze Entfernungen kann mit einer sehr niedrigen Bitfehlerrate gerechnet werden, so daß eine Fehlersicherung nicht notwendig erscheint. Bei der Übertragung über größere Entfernungen, über Richtfunk oder über Satellitenstrecken ist jedoch damit zu rechnen, daß die vom CCI empfohlene Bitfehlerquote teilweise überschritten wird. Eine Bitfehlerrate von einmal  $10^{-6}$  würde im PCM-codierten 140 Mbit/s Bildkanal (PCM-Pulscodemodulation) bereits deutlich sichtbare Störungen verursachen.

20

Die Anwendung von Fehlerkorrekturverfahren bei der Übertragung von digitalisierten Bildsignalen ist zwar prinzipiell bekannt, da alle Fehlersicherungsverfahren jedoch eine zusätzliche Übertragungskapazität benötigen werden Korrekturverfahren gegenwärtig noch nicht angewendet.

25

Aufgabe der Erfindung ist es, ein Verfahren zur Verbesserung der Übertragungsqualität bei PCM-codierten Bildsignalen anzugeben, das die Übertragungsrate nicht oder nur unwesentlich erhöht.

30

Ausgehend von dem einleitend angegebenen Verfahren wird diese Aufgabe durch die im kennzeichnenden Teil des Patentanspruchs 1 angegebenen Merkmale gelöst. Außerdem wird

35

eine vorteilhafte Anordnung zur Durchführung des Verfahrens angegeben.

- Bei dem Verfahren ist besonders vorteilhaft, daß nur bei  
5 einem gestörten Videokanal eine zur Fehlerkorrektur (FEC)  
geeignete Codierung erfolgt. Die Datenrate wird hierbei  
nicht erhöht, da zur Codierung eines PCM-Wortes dann weniger  
Bits verwendet werden. Bei einem ungestörten Übertragungs-  
kanal steht dagegen die gesamte Übertragungskapazität zur  
10 Verfügung um eine optimale Bildauflösung zu erhalten. Bei  
stärker gestörter Verbindung, bei der auch der Einsatz der  
Fehlerkorrektur nicht mehr sinnvoll erscheint, kann eines  
der bekannten Fehlerverdeckungsverfahren angewendet werden.
- 15 Zur Überwachung der Bitfehlerrate kann ebenfalls die Kor-  
rektureinrichtung verwendet werden, die beispielsweise in  
den nicht mehr sichtbaren Randzeilen ständig eingeschaltet  
ist.
- 20 Das Verfahren wird anhand von Ausführungsbeispielen mit  
Hilfe der Fig. 1 bis 5 näher erläutert.

Es zeigen

- 25 Fig. 1 ein Prinzipschaltbild zur Durchführung des erfin-  
dungsgemäßen Verfahrens,  
Fig. 2 ein Prinzipschaltbild zur parallelen Codierung  
von Luminanz- und Farbdifferenzsignalen,  
Fig. 3 den Aufbau eines Codeblockes zur Fehlersicherung,  
30 Fig. 4 ein Prinzipschaltbild für die serielle Verarbei-  
tung von Bildsignalen und  
Fig. 5 ein Prinzipschaltbild zur parallelen Verarbeitung  
von Bildsignalen.
- 35 Fig. 1 zeigt sendeseitig die Reihenschaltung eines PCM-  
Coders 1 und eines FEC-Coders 4. Auf der Empfangsseite

ist einem FEC-Decoder 5 ein PCM-Decoder 2 nachgeschaltet. Ein Fehlerausgang des FEC-Decoders 5 ist an eine Fehlerüberwachung 8 angeschlossen, deren Ausgang über einen Rückkanal RC in den FEC-Coder 4 auf der Sendeseite eingreift.

Das Videosignal V wird dem PCM-Coder 1 über dessen Eingang E zugeführt und vom PCM-Coder in gleichlange Datenwörter (PCM-Wörter) umgesetzt. Der Ausgang des DPCM-Coders ist mit dem Eingang EC des FEC-Coders 4 verbunden, der bei einem gestörten Videokanal CA zwischen Sendeeinrichtung und Empfangseinrichtung die höchstwertigen Bits durch zusätzliche Prüfbits sichert. Das niederwertigste Bit oder auch mehrere niederwertige Bits werden dafür nicht mehr übertragen. Der Ausgang AC des FEC-Coders 4 ist mit Übertragungseinrichtungen verbunden, die mittels einer geeigneten Modulation die Übertragung über den Videokanal ermöglichen. Dem Eingang ED des FEC-Decoders 5 werden bereits digitalisierte Daten von einer empfangsseitigen Übertragungseinrichtung zugeführt. Die Fehlerüberwachung überprüft ständig die Funktionsweise des FEC-Decoders, aus der Rückschlüsse auf die Bitfehlerrate zu ziehen sind. Daneben können auch die ständig übertragenen Synchronisationswörter überprüft werden. Über den Rückkanal RC wird der FEC-Coder bei einem gestörten Videokanal eingeschaltet und bei einem ungestörten Videokanal wiederum ausgeschaltet. Dies Verfahren ist für zweiseitig gerichteten Betrieb, z.B. beim Fernsehtelefon, anwendbar. Die Einschaltung des empfangsseitigen FEC-Decoders 5 erfolgt gegenüber dem FEC-Coder zeitverzögert z.B. durch ein Einschaltsignal.

Treten kurzfristig größere Bitfehlerraten auf als der FEC-Decoder verarbeiten kann, so kann auf ein Fehlerverdeckungsverfahren umgeschaltet werden. Hierbei werden beispielsweise gestörte Fernsehzeilen durch Fernsehzeilen des letzten Fernsehbildes ersetzt. Am Ausgang A des PCM-

Decoders 2 wird somit je nach Übertragungsverhältnissen des Videokanals ein optimales Videosignal abgegeben.

- Anhand der Fig. 1 soll kurz die Umschaltmöglichkeit auf ein Fehlerverdeckungsverfahren erläutert werden. An den Ausgang des FEC-Decoders 5 ist ein Bildspeicher 71 angeschaltet, dessen Speicherkapazität einem Fernsehbild entspricht. Über einen Umschalter 70 kann wahlweise in Abhängigkeit von der Bitfehlerrate der Ausgang des FEC-Decoders 5 oder der Ausgang des Bildspeichers 71 an dem PCM-Decoder angeschaltet werden. Auf diese Weise wird eine gestörte Bildzeile durch eine ungestörte Bildzeile des vorangegangenen Fernsehbildes ersetzt.
- 15 Die Einschaltung des FEC-Coders kann bei Verteildiensten (Kabelfernsehen) natürlich auch über eine Zentrale erfolgen, die die Güte des Videokanals überwacht. Der empfangs-
- 20 seiteige FEC-Decoder kann beurteilen, ob bei der empfangenen Information eine Fehlersicherung durchgeführt wurde und sich selbständig einschalten. Ebenso kann durch ein mit dem Videosignal übertragenes spezielles Einschaltsignal der FEC-Decoder auf Korrekturbetrieb umgeschaltet werden.

- Dem PCM-Decoder 2 kann bei eingeschalteter Fehlerkorrektur an Stelle des letzten Informationsbits jedes PCM-Daten-
- 25 wortes zweckmäßigerweise eine Zufallsfolge von logischen Nullen und Einsen und zugeführt werden (Dither-Effekt). Bei Dauer-Null bzw. Dauer-Eins ergeben sich kaum sichtbare Helligkeitsfehler.

- 30 Das Ein- und Ausschalten der Fehlerkorrektur und der Fehlerverdeckung erfolgt jeweils bei zwei unterschiedlichen Werten der Bitfehlerrate. Dadurch wird eine Hysterese erreicht, die ein zu häufiges Ein- und Ausschalten verhindert.
- 35

In Fig. 2 ist eine Anordnung zum getrennten Codieren des Luminanzsignals Y und der Farbdifferenzsignale U und V.



prinzipiell dargestellt. Das Luminanzsignal Y wird hier über einen ersten Eingang E1 einer Reihenschaltung eines analogen Tiefpasses 11, eines A/D-Umsetzers 12, eines Laufzeitgliedes 13 und eines FEC-Coders 14 zugeführt. Das Farbdifferenzsignal U wird über einen zweiten Eingang E2 der Reihenschaltung eines zweiten analogen Tiefpasses 21, eines A/D-Umsetzers 22, eines digitalen Tiefpasses 23 und eines zweiten FEC-Coders 24 zugeführt. Ebenso liegt das zweite Farbdifferenzsignal V am Eingang E3 einer weiteren Reihenschaltung eines analogen Tiefpasses 31, eines A/D-Umsetzers 32, eines digitalen Tiefpasses 33 und eines dritten FEC-Coders 34 an. Die Ausgänge der Reihenschaltung sind mit den Eingängen eines Multiplexers 6 verbunden, der an seinem Ausgang AM das komplette Videosignal in digitalisierter Form abgibt. Empfangsseitig teilt ein Demultiplexer 7, dem an seinen Eingang ED das komplette Videosignal zugeführt wird, wieder in ein Luminanzsignal Y und die beiden Farbdifferenzsignale U und V auf. Das Luminanzsignal wird hierbei von einer Reihenschaltung eines FEC-Decoders 15, eines Laufzeitgliedes 16, eines D/A-Umsetzers 17 und eines analogen Tiefpasses zurückgewonnen. Jedes Farbdifferenzsignal durchläuft dagegen die Reihenschaltung eines weiteren FEC-Decoders 25, eines Interpolationsfilters 26, eines Digital-Analog-Umsetzers 27 und eines analogen Filters. Die entsprechenden Baugruppen für die Verarbeitung des zweiten Farbdifferenzsignals V weisen die Bezeichnungen 35, 36, 37 und 38 auf. Das Luminanzsignal Y und die Chrominanzsignale U, V werden an den Ausgängen A1, A2 und A3 abgegeben.

30

Nach einer Bandbegrenzung durch einen analogen Tiefpaß wird jedes der Signale abgetastet und in PCM-Wörter umgesetzt. Diese werden bei Bedarf einer Fehlerkorrektur unterzogen. Um die Übertragungsrate bei den Farbdifferenzsignalen gegenüber der Übertragungsrate des Luminanzsignals herabzusetzen, ist der digitale Tiefpaß 23 bzw. 33

35

- vorgesehen, der eine Filterung der Farbdifferenzinformation in horizontaler oder/und vertikaler Richtung ermöglicht. Die Übertragungsrate für ein Farbdifferenzsignal beträgt im allgemeinen ein  $1/4$  bis  $1/2$  der Übertragungsrate des Luminanzsignals. Durch die getrennte Codierung der Videosignalkomponenten wird eine geringere Verarbeitungsgeschwindigkeit erreicht. Statt der beiden für die Farbdifferenzsignale vorgesehenen FEC-Coder 24 und 34 kann auch ein nach dem Zeitmultiplexprinzip arbeitender FEC-Coder verwendet werden. Die Laufzeitglieder sorgen für die zeitliche Anpassung der Signale in den verschiedenen Verarbeitungszweigen. Die entsprechenden Überlegungen gelten ebenso für die Empfangsseite.
- 15 Alle FEC-Coder 14, 24 und 34 werden selbstverständlich über nur einen Rückkanal eingeschaltet.

- In Fig. 3 ist ein gesicherter Datenblock dargestellt. Jedes PCM-Wort enthält 8 Bits I1 bis I8, die hier am Ausgang des PCM-Coders als Informationsbits bezeichnet werden, wobei das achte Informationsbit bei der Anwendung eines Fehlerkorrekturverfahrens durch ein Prüfbit P ersetzt wird. In diesem Beispiel wird jeweils nur ein die vier höchstwertigen Informationsbits I1 bis I4 umfassender Teil C jedes PCM-Wortes zur Codierung verwendet. Die niederwertigeren Informationsbits I5 bis I7, in Fig. 3 mit U bezeichnet, sind ungesichert, da sich eine Störung dieser Bits weniger stark bemerkbar macht. Bei einer vorgegebenen Anzahl von Prüfbits P wird dafür für die höchstwertigen Bits ein wirksamerer Schutz erzielt.

- Zur Codierung können prinzipiell alle Arten fehlerkorrigierender Codes verwendet werden. Die Verwendung von Blockcodes ist jedoch im Hinblick auf die ebenfalls vorgegebene Zeilenstruktur vorzuziehen. Entsprechend der Bitfehler-

struktur des Videokanals sollten Blockcodes verwendet werden, die sowohl Einzelfehler als auch Fehlerbündel korrigieren können. Als FEC-Coder/Decoder kann beispielsweise der Coder/Decoder Am 9520 der Fa. AMD Verwendung  
5 finden. Die Länge eines Codeblockes sollte ca. zwischen einem Viertel und einer Bildzeile und einer kompletten Bildzeile liegen.

Eine für die serielle Codierung geeignete Sende- und  
10 Empfangseinrichtung ist in Fig. 4 dargestellt. Ein Demultiplexer 70, an dessen Eingang EC das digitalisierte Videosignal VD anliegt, teilt dieses Signal in zwei Bitgruppen I1 bis I4 und I5 bis I8 auf. Die erste Bitgruppe wird einen FEC-Coder 40 zugeführt, dessen Datenausgang  
15 ab den ersten Eingang eines Multiplexers 60 angeschlossen ist. Die Bits I5 bis I8 werden über ein Laufzeitglied 43, dessen Laufzeit der Laufzeit des FEC-Coders 40 entspricht auf den zweiten Eingang des Multiplexers 60 geschaltet. An Stelle durch den entsprechend gesteuerten  
20 Multiplexer 60 über seinen dritten Eingang des achten Bits I8 wird bei Anwendung der Fehlerkorrektur ein Prüfbit P eingefügt, das in einem Speicher 9, der an den Prüfbitausgang des FEC-Coders angeschlossen ist, zwischengespeichert wurde. Die beiden Bitgruppen durch die Multi-  
25 plexer 60 wird aneinandergereiht und an dem Ausgang AC in serieller Form ausgesendet.

Die zugehörige Empfangseinrichtung enthält einen Demultiplexer 71 mit dem Eingang ED, an dessen ersten Ausgang ein  
30 FEC-Decodierer 50 angeschlossen ist, dessen Ausgang wiederum mit einem ersten Eingang eines weiteren Multiplexers 61 verbunden ist. An den zweiten Ausgang des Demultiplexers 71 ist ein Laufzeitglied 53 eingeschaltet, dessen Ausgang mit dem zweiten Eingang des Multiplexers 61 verbunden ist. Die  
35 Laufzeitglieder 43 und 53 werden vorteilhaft durch Schieberegister realisiert. Das achte Bit jedes PCM-Wortes wird

Über das Laufzeitglied 53 zeitgerecht dem FEC-Decoder 50  
zugeführt. Bei Fehlerkorrekturbetrieb wird anstelle des  
achten Informationsbits I8 über einen weiteren Eingang des  
Multiplexers 61 jeweils ein Bit einer von einem Zufalls-  
5 generator 19 erzeugte Bitfolge (Dithereffekt) übernommen.  
Am Ausgang A des Multiplexers 61 wird das korrigierte Vi-  
deosignal VC abgegeben. Aus der in Fig. 4 dargestellten  
Anordnung kann leicht parallel arbeitende Anordnung ent-  
wickelt werden.

10

Fig. 5 zeigt eine solche Anordnung einer parallel arbei-  
tenden Fehlersicherung. Die PCM-Wörter mit jeweils den  
Informationsbits die I1 bis I8 liegen bereits in paralle-  
ler Form vor. Die ersten vier Informationsbits I1 bis I4  
15 werden den FEC-Codern 141 bis 144 zugeführt. Die Daten-  
ausgänge der FEC-Coder sind mit Eingängen eines Daten-  
multiplexers 59 verbunden. Die Prüfbitausgänge der FEC-  
Coder 141 bis 144 sind jeweils mit einem Zwischenspeicher  
145 bis 148 verbunden, deren Ausgänge mit den Eingängen  
20 eines weiteren Multiplexers 54 verbunden sind. Der Ausgang  
dieses Multiplexers führt auf einen Eingang einer Umschalt-  
einrichtung 30, deren Ausgang mit einem weiteren Eingang  
des Datenmultiplexers 59 verbunden ist. Die Informations-  
bits I5 bis I8 sind den Eingängen von vier Laufzeitgliedern  
25 55 bis 58 zugeführt. Die Ausgänge der ersten drei Laufzeit-  
glieder 55 bis 57 sind direkt mit weiteren Eingängen des  
Multiplexers 55 verbunden. Der Ausgang des vierten Laufzeit-  
gliedes 58 ist auf den zweiten Eingang der Umschalt-  
einrichtung 30 geführt. Durch den parallelen Aufbau der Sendeein-  
30 richtung wird die Verarbeitungsgeschwindigkeit entsprechend  
herabgesetzt.

Da für jedes zu schützende Informationsbit I1 bis I4 ein  
eigener FEC-Coder vorgesehen ist, kann dieser relativ ein-  
35 fach realisiert werden. Aus den Zwischenspeichern 145 bis  
148 werden die Prüfbits über den Multiplexer 59 jeweils zum

- 12 -  
- 8 -

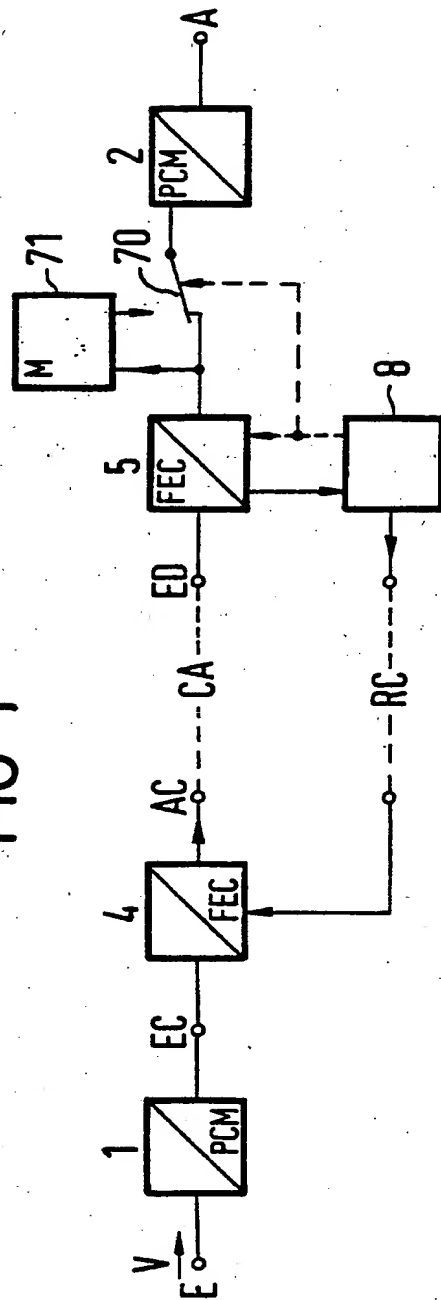
geeigneten Zeitpunkt ausgegeben, so daß an den Eingängen des Datenmultiplexers 59 gesicherte PCM-Wörter entsprechend dem in Fig. 3 dargestellten Codeblock anliegen. Durch den Datenmultiplexer 59 werden die parallel anliegenden Daten in einen seriellen Datenstrom verwandelt, der am Ausgang AM des Multiplexers angegeben wird. Die Verschachtelung der von den FEC-Codern abgegebenen Daten erhöht die Wirksamkeit des verwendeten Codes. Die Umschaltung zwischen Fehlerkorrekturbetrieb und ungesicherten Betrieb wird allein durch Betätigung des Umschalters 30 bewirkt. Da die Empfangseinrichtung entsprechend aufgebaut ist, braucht hier nicht mehr auf sie eingegangen zu werden.

Vollständigkeitshalber sei noch erwähnt, daß das beschriebene Verfahren natürlich auch bei der Tonprogrammübertragung anwendbar ist.

10 Patentansprüche

5 Figuren

**FIG 1**



**FIG 2**

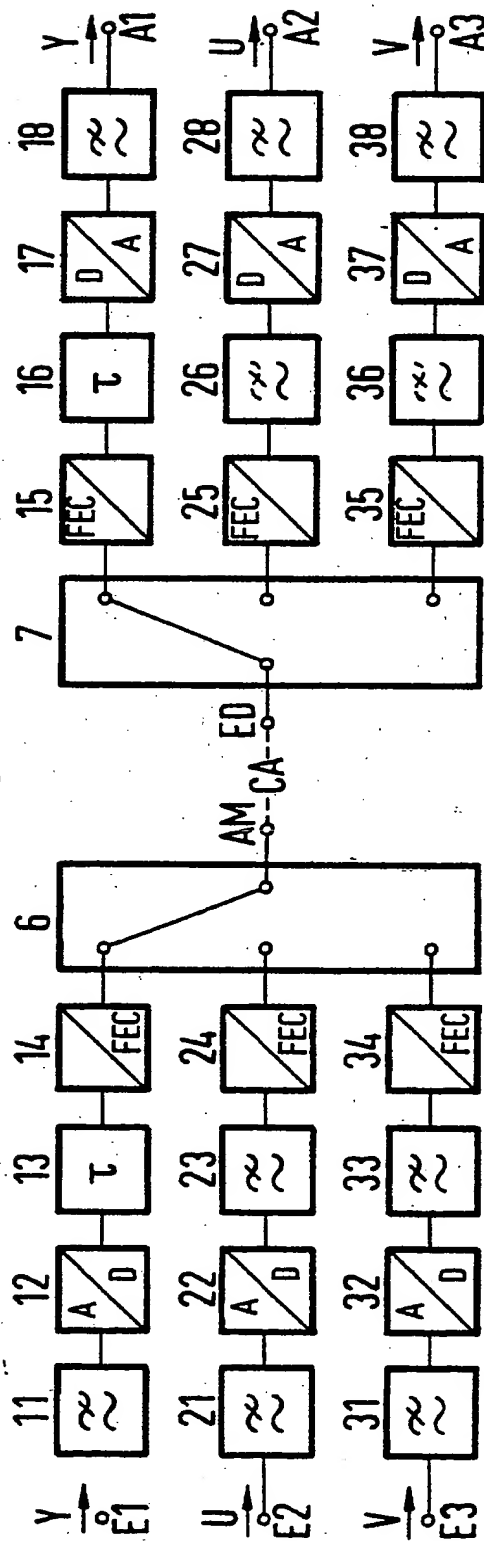


FIG 3

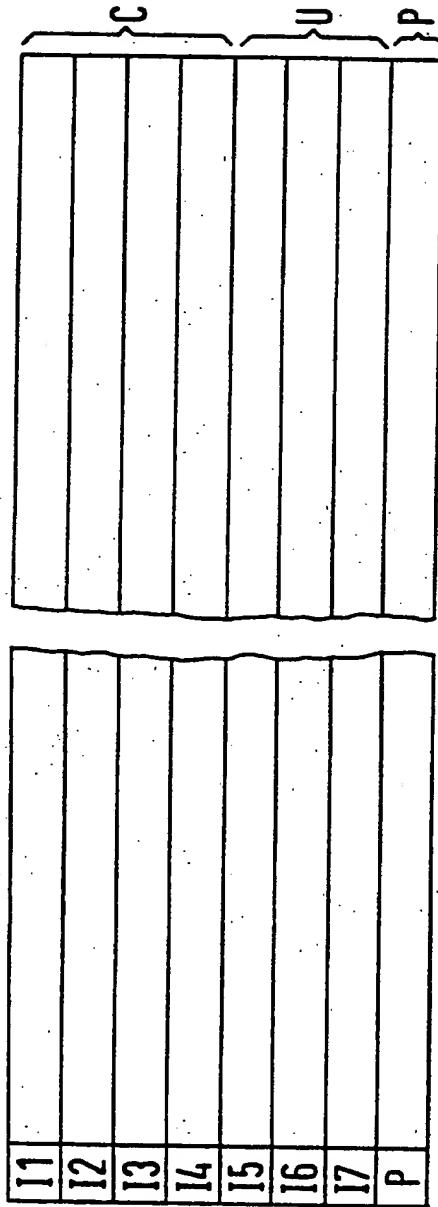


FIG 4

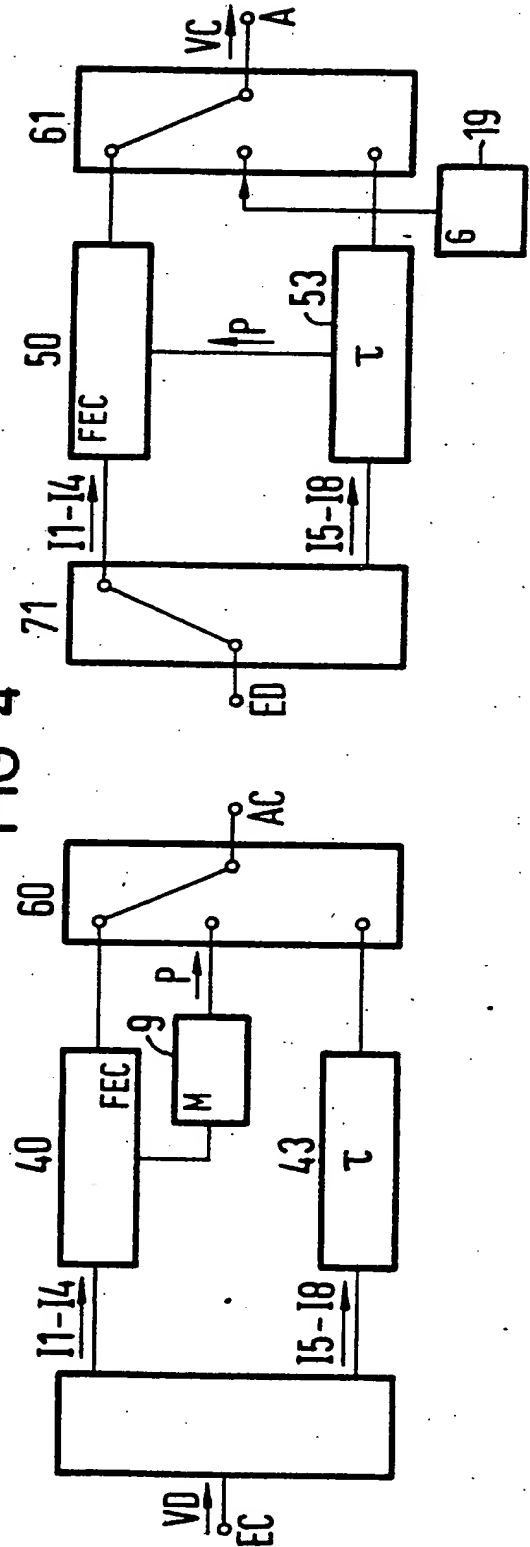


FIG 5

